

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-326558

(43)Date of publication of application : 08.12.1998

(51)Int.Cl.

H01J 9/02

B41J 2/01

H01L 41/09

(21)Application number : 10-085055

(71)Applicant : CANON INC

(22)Date of filing : 17.03.1998

(72)Inventor : MIYAMOTO MASAHIKO
SHIGEOKA KAZUYA
HASEGAWA MITSUTOSHI
MITSUMICHI KAZUHIRO

(30)Priority

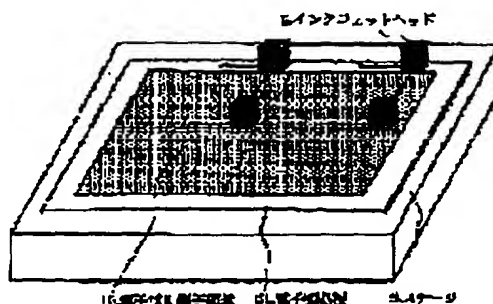
Priority number : 09 85547 Priority date : 21.03.1997 Priority country : JP

(54) ELECTRON SOURCE SUBSTRATE AND MANUFACTURE OF ELECTRONIC DEVICE USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To shorten the manufacturing time, improve the yield and improve the quality by relatively moving a discharge part and a substrate with each other, and giving a droplet to each conductive film forming part on the substrate at least one time in the case where the liquid is given to an electron emitting element area, which is equally divided into plural areas, with plural discharge parts corresponding to each area.

SOLUTION: A conductive thin film is electrified so as to form an electron emitting part, and an electron source substrate 61 having a surface conduction type electron emitting element area 10 is thereby formed. An electron source substrate 61, which is not yet formed with the conductive thin film, is placed on a stage 9, and the electron emitting element area 10 thereon is equally divided into four areas, and each area is provided with an ink jet head 6 as a discharge part, and droplet is given. In this case, the ink jet heads 6 and the electron source substrate 61 are relatively moved with each other, and the liquid is given to each conductive film forming part at least one time. Droplet can be thereby given to a large area with the simple structure.



LEGAL STATUS

[Date of request for examination]

15.11.1999

[Date of sending the examiner's decision of

rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number] 3352385

[Date of registration] 20.09.2002

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平10-326558

(43) 公開日 平成10年(1998)12月8日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 J 9/02

H 0 1 J 9/02

E

B 4 1 J 2/01

B 4 1 J 3/04

1 0 1 Z

H 0 1 L 41/09

H 0 1 L 41/08

C

審査請求 未請求 請求項の数12 F D (全 19 頁)

(21) 出願番号 特願平10-85065

(22) 出願日 平成10年(1998)3月17日

(31) 優先権主張番号 特願平9-85547

(32) 優先日 平9(1997)3月21日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 宮本 雅彦

東京都大田区下丸子3丁目30番2号キヤノ

ン株式会社内

(72) 発明者 重岡 和也

東京都大田区下丸子3丁目30番2号キヤノ

ン株式会社内

(72) 発明者 長谷川 光利

東京都大田区下丸子3丁目30番2号キヤノ

ン株式会社内

(74) 代理人 弁理士 伊東 哲也 (外2名)

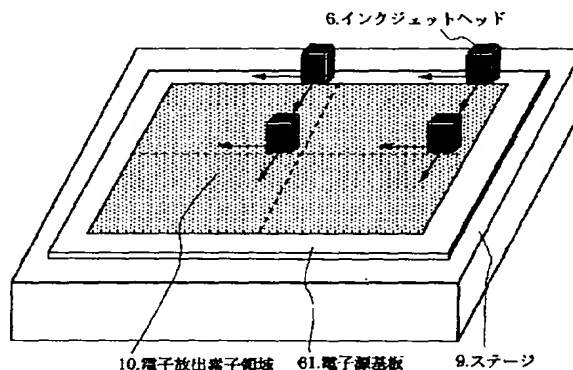
最終頁に続く

(54) 【発明の名称】 電子源基板およびそれを用いた電子装置の製造方法

(57) 【要約】

【課題】 電子源基板の製造にかかる時間を短縮したり、電子源基板製造の歩留まりを向上したり、電子源基板の品質を向上する。

【解決手段】 間隔をおいて配置された一対の素子電極と、該間隔に位置し該一対の素子電極の双方に接続された導電性膜と、該導電性膜に形成された電子放出部とを有する電子放出素子を基板上に複数配置した電子源基板を製造するに際し、前記導電性膜を、前記基板上の導電性膜形成部に、金属元素を含有する溶液を液の状態で付与して形成する工程を設け、該工程において、前記基板上の、それぞれが複数の導電性膜形成部を含む複数の領域のそれぞれに液吐出部を少なくとも一つずつ対応させ、前記吐出部と前記基板とを相対移動し基板上の各導電性膜形成部に液を少なくとも1回付与する。



10.電子放出素子領域 61.電子源基板 9.ステージ

【特許請求の範囲】

【請求項1】 間隔において配置された一対の素子電極と、該間隔に位置し該一対の素子電極の双方に接続された導電性膜と、該導電性膜に形成された電子放出部とを有する電子放出素子を基板上に複数配置した電子源基板の製造方法であって、

前記導電性膜を、前記基板上の導電性膜形成部に、金属元素を含有する溶液を液の状態で付与して形成する工程を有しており、該工程において、前記基板上の、それぞれが複数の導電性膜形成部を含む複数の領域のそれぞれに液吐出部を少なくとも一つずつ対応させ、前記吐出部と前記基板とを相対移動し基板上の各導電性膜形成部に液を少なくとも1回付与することを特徴とする電子源基板の製造方法。

【請求項2】 前記吐出部と前記基板の相対移動の際には、前記複数の吐出部の相対位置は固定されている請求項1に記載の電子源基板の製造方法。

【請求項3】 前記複数の領域は、前記基板上の、前記導電性膜を形成すべき領域を第1の方向と該第1の方向と非平行な第2の方向とに分割した領域である請求項1もしくは2に記載の電子源基板の製造方法。

【請求項4】 前記複数の領域は互いに合同な形状である請求項1乃至3のいずれか1つに記載の電子源基板の製造方法。

【請求項5】 前記複数の領域毎に対応して前記吐出部を有するヘッドを有している請求項1乃至4のいずれか1つに記載の電子源基板の製造方法。

【請求項6】 前記液は、各導電性膜形成部に少なくとも2回付与するものであり、2回目以降に付与する際の、前回の付与を行ってから次の付与を行なうまでの間隔は、次の付与の際に導電性膜形成部に付与された液の広がり許容できる範囲内に抑制できる間隔以上である請求項1乃至5のいずれかに記載の電子源基板の製造方法。

【請求項7】 間隔において配置された一対の素子電極と、該間隔に位置し該一対の素子電極の双方に接続された導電性膜と、該導電性膜に形成された電子放出部とを有する電子放出素子を基板上に配置した電子源基板の製造方法であって、

前記導電性膜を、前記基板上の導電性膜形成部に、金属元素を含有する溶液を吐出部から液の状態で2回以上付与して形成する工程を有しており、該工程において、2回目以降に付与する際の、前回の付与を行ってから次の付与を行なうまでの間隔は、次の付与の際に導電性膜形成部に付与された液の広がり許容できる範囲内に抑制できる間隔以上であることを特徴とする電子源基板の製造方法。

【請求項8】 前記間隔は1.8秒よりも大きい請求項6もしくは7に記載の電子源基板の製造方法。

【請求項9】 前記液の付与は、インクジェット方式に

より行なう請求項1乃至8のいずれか1つに記載の電子源基板の製造方法。

【請求項10】 前記インクジェット方式は、熱エネルギーを利用して溶液に気泡を発生させ、該気泡の生成に基づいて溶液を吐出する方式である請求項9に記載の電子源基板の製造方法。

【請求項11】 前記インクジェット方式は、圧電素子を利用して溶液を吐出する方式である請求項9に記載の電子源基板の製造方法。

【請求項12】 間隔において配置された一対の素子電極と、該間隔に位置し該一対の素子電極の双方に接続された導電性膜と、該導電性膜に形成された電子放出部とを有する電子放出素子を基板上に配置した電子源基板と、前記電子放出素子が放出した電子が照射される被照射部材とを有する電子装置の製造方法であって、前記電子源基板を請求項1乃至11のいずれか1つに記載の方法を用いて製造することを特徴とする電子装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子放出素子を有する電子源基板の作成方法に関する。また、該電子源基板を用いた電子装置の製造方法に関する。

【0002】

【従来の技術】従来より、電子放出素子には大別して熱電子放出素子と冷陰極電子放出素子の2種類が知られている。冷陰極電子放出素子には電界放出型（以下、「FE型」という）、金属／絶縁層／金属型（以下、「MIM型」という）や、表面伝導型電子放出素子等がある。

【0003】FE型電子放出素子の例としては、W. P. Dyke & W. W. Doran, "Field Emission", *Advance in Electron Physics*, 8, 89 (1956)あるいはC. A. Spindt, "Physical Properties of thin-film field Emission cathodes with molybdenum cones", *J. Appl. Phys.*, 47, 5248 (1976)等に開示されたものが知られている。

【0004】MIM型電子放出素子の例としては、C. A. Mead, "Operation of Tunnel-Emission Devices", *J. Appl. Phys.*, 32, 646 (1961)等に開示されたものが知られている。

【0005】表面伝導型電子放出素子の例としては、M. I. Elinson, *Radio Eng. Electron Phys.*, 10, 1290 (1965)等に開示されたものがある。

【0006】表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に膜面に平行に電流を流すことによ

り電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等による SnO_2 薄膜を用いたものの他、Au薄膜によるもの[G. Dittmer: Thin Solid Films, 9, 317 (1972)]、 $\text{In}_2\text{O}_3/\text{SnO}_2$ 薄膜によるもの[M. Hartwell and C. G. Fonstad: IEEE Trans. ED Conf., 519 (1975)]およびカーボン薄膜によるもの[荒木久 他: 真空、第26巻、第1号、22頁(1983)]等が報告されている。

【0007】これらの表面伝導型電子放出素子の典型的な例として前述のM. ハートウェルの素子構成を図20に模式的に示す。同図において1は基板である。4は導電性薄膜で、スパッタによりH型形状のパターンに形成された金属酸化物薄膜等からなり、後述の通電フォーミングと呼ばれる通電処理により電子放出部5が形成される。図中の素子電極2、3の間隔Lは、0.5~1mm、W'は、0.1mmに設定されている。なお、電子放出部5の位置および形状は不明または不確定であるので、模式的に図示した。

【0008】従来、これらの表面伝導型電子放出素子においては、電子放出を行なう前に導電性薄膜4に予め通電フォーミングと呼ばれる通電処理を施して電子放出部5を形成するのが一般的であった。すなわち、通電フォーミングとは通電により電子放出部を形成するものであり、例えば前記導電性薄膜4の両端に直流電圧あるいは非常にゆっくりとした昇電圧を印加通電し、導電性薄膜を局所的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部5を形成することである。例えば、導電性薄膜4の一部に亀裂が発生し、その亀裂付近から電子放出が行なわれる。前記通電フォーミング処理を施した表面伝導型電子放出素子は、上述の導電性薄膜4に電圧を印加し、素子に電流を流すことにより、上述の電子放出部5より電子を放出せしめるものである。

【0009】上述の表面伝導型電子放出素子は、構造が単純で製造も従来の半導体製造技術を利用可能なことから大面積にわたって多数の表面伝導型電子放出素子を配列形成できる利点がある。この特徴を活かせるような色々な応用が研究されている。例としては、荷電ビーム源や、表示装置等の画像形成装置が挙げられる。

【0010】本出願人により特開平2-56822号公報に開示されている電子放出素子の構成を図19に示す。同図において、1は基板、2および3は素子電極、4は導電性薄膜、5は電子放出部である。この電子放出素子の製造方法としては、様々な方法があるが、例えば基板1に一般的な半導体プロセスにおける真空薄膜技術やフォトリソグラフィ・エッチング技術により、素子電極2および3を形成する。次に導電性薄膜4はスピコートのような分散塗布法等によって形成する。その

後、素子電極2、3に電圧を印加し通電処理を施すことによって、電子放出部5を形成する。上記従来例による製造方法では、大面積に渡って素子を形成するには、大規模なフォトリソグラフィ・エッチング設備が必要不可欠で、工程数も多く、生産コストが高くなるといった欠点があった。また、こうした点に鑑み、表面伝導型電子放出素子の導電性薄膜を半導体プロセスを用いずバタニングする方法として、金属元素を含有する溶液を液滴の状態でインクジェット方式で直接付与する方法が提案されている(例えば特開平8-171850)。

【0011】

【発明が解決しようとする課題】しかしながら、特開平8-171850等に記載の従来のインクジェット方式は、液滴を図18のような単一ヘッドで直接付与するものであり、基板がより大面積化していった際、一枚の基板を描画するのに非常に多くの時間を要し、スループットを上げるのには限界があった。また同時に、基板とヘッドとの相対移動の駆動ストロークを基板サイズに合わせて大きくする必要があり、装置コストが増大する欠点があった。

【0012】本発明における課題は、電子源基板の製造にかかる時間を短縮したり、電子源基板製造の歩留まりを向上したり、電子源基板の品質を向上することである。

【0013】

【課題を解決するための手段および作用】本発明の一つの課題は、電子源基板の製造にかかる時間を短縮することである。該課題を解決できる本発明の第1の態様は以下のように構成される。すなわち、間隔において配置された一対の素子電極と、該間隔に位置し該一対の素子電極の双方に接続された導電性膜と、該導電性膜に形成された電子放出部とを有する電子放出素子を基板上に複数配置した電子源基板の製造方法であって、前記導電性膜を、前記基板上の導電性膜形成部に、金属元素を含有する溶液を液の状態で付与して形成する工程を有しており、該工程において、前記基板上の、それぞれが複数の導電性膜形成部を含む複数の領域のそれぞれに液吐出部を少なくとも一つずつ対応させ、前記吐出部と前記基板とを相対移動し基板上の各導電性膜形成部に液を少なくとも1回付与することを特徴とする電子源基板の製造方法である。

【0014】上記構成によれば、それぞれの領域において、吐出部から液を付与することにより、製造にかかる時間を短縮できたり、吐出部と基板との相対移動の範囲を小さくすることができたりする。

【0015】上記構成において、複数の吐出部の相対位置を固定しておくことにより、複数の吐出部と基板との相対移動の制御が容易になる。ここで、複数の吐出部の相対位置は、予め調整しておくこととよい。また、上記各構成で、前記複数の領域は、前記基板上の、前記導電性膜

を形成すべき領域を第1の方向と該第1の方向と非平行な第2の方向とに分割した領域であるとよい。このとき、特に、各領域における液の付与は、第1の方向に移動（走査）しながら各導電性膜形成部に液を付与して行き、第2の方向に移動した後、再び第1の方向に移動（走査）しながら各導電性膜形成部に液を付与するようにするとよい。

【0016】また、上記各構成において、前記複数の領域は互いに合同な形状であると、液の付与を効率よく行なうことができる。また、上記各構成において、複数の領域毎にヘッドを設け、各ヘッドが少なくともひとつの吐出部を有するようにしてもよい。

【0017】本発明の他の課題は、電子源基板製造の歩留まりを向上したり、電子源基板の品質を向上することである。特に、一つの導電性膜形成部に複数回液を付与する構成において、導電性膜の形状の崩れを抑制したり、導電性膜の不均一性を改善できる本発明の第2の態様は以下のように構成される。すなわち、間隔において配置された一対の素子電極と、該間隔に位置し該一対の素子電極の双方に接続された導電性膜と、該導電性膜に形成された電子放出部とを有する電子放出素子を基板上に配置した電子源基板の製造方法であって、前記導電性膜を、前記基板上の導電性膜形成部に、金属元素を含有する溶液を吐出部から液の状態で2回以上付与して形成する工程を有しており、該工程において、2回目以降に付与する際の、前回の付与を行ってから次の付与を行なうまでの間隔は、次の付与の際に導電性膜形成部に付与された液の広がり許容できる範囲内に抑制できる間隔以上であることを特徴とする電子源基板の製造方法である。

【0018】この構成を適用して、複数の導電性膜形成部に液滴を順次付与する際には、該導電性膜形成部の数や、液付与時の温度、湿度、付与する溶液の組成、特に該溶液の溶媒組成等を適宜設定して、2回目以降の液の付与の際に、前記間隔が上述の条件を満たすようにするとよく、更には、待ち時間が少なくなるようにするとよい。

【0019】また、この構成を、先に述べた、それぞれが複数の導電性膜形成部を含む複数の領域のそれぞれに液吐出部を少なくとも一つずつ対応させ、前記吐出部と前記基板とを相対移動し基板上の各導電性膜形成部に液を付与する製造方法に適用する際には、液付与時の温度、湿度、付与する溶液の組成、特に該溶液の溶媒組成、前記基板上の導電性膜を形成すべき領域を複数の領域に分割する数を、前記間隔が上述の条件を満たすようにするとよく、さらには待ち時間が短くなるように設定するとよい。

【0020】またここで、前記液の広がり許容できる範囲内に抑制できる間隔とは、2回目以降の液付与の際にも、液の広がる範囲が1回目の液付与の際と略同一と

なる間隔であったり、所望の特性の電子放出素子を得るために最終的に許容できる液の広がり範囲に複数回の液付与による液の広がり抑制される際の、各回毎の液付与の際に許容できる液の広がり範囲内に抑制できる間隔であったりする。ここで、より具体的には、前記間隔を1.8秒よりも大きくしたりする。

【0021】また上記各構成において、前記液の付与は、インクジェット方式により行なうものであったりする。より具体的には、前記インクジェット方式は、熱エネルギーを利用して溶液に気泡を発生させ、該気泡の生成に基づいて溶液を吐出する方式であったり、圧電素子を利用して溶液を吐出する方式であったりする。

【0022】また、本発明に係る電子装置の製造方法は、以下の通りである。すなわち、間隔において配置された一対の素子電極と、該間隔に位置し該一対の素子電極の双方に接続された導電性膜と、該導電性膜に形成された電子放出部とを有する電子放出素子を基板上に配置した電子源基板と、前記電子放出素子が放出した電子が照射される被照射部材とを有する電子装置の製造方法であって、前記電子源基板を上述の電子源基板の製造方法のいずれかを用いて製造することを特徴とする電子装置の製造方法である。

【0023】ここで、前記被照射部材は、電子が照射されることにより画像が形成される画像形成部材であったりする。特に、電子が照射されることにより発光する発光体であったり、蛍光体であったりする。

【0024】

【発明の実施の形態】次に本発明の好ましい実施の形態を示す。まず、本発明が適用される表面伝導型電子放出素子を説明する。図8は、本発明に係る表面伝導型電子放出素子の構成を示す模式的平面図および断面図である。同図において、1は基体、2と3は素子電極、4は導電性薄膜、5は電子放出部である。

【0025】基板1としては、石英ガラス、Na等の不純物含有量を低減させたガラス、青板ガラス、 SiO_2 を表面に堆積させたガラス基板、およびアルミナ等のセラミックス基板等を用いることができる。

【0026】対向する素子電極2、3の材料としては、様々な導電材料を用いることができる。これは例えばNi、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属または合金、Pd、As、Ag、Au、 RuO_2 、Pd-Ag等の金属または金属酸化物とガラス等から構成される印刷導体、 In_2O_3 - SnO_2 等の透明導体、およびポリシリコン等の半導体材料等から適宜選択することができる。

【0027】素子電極間隔L、素子電極長さW、導電性薄膜4の形状等は、応用される形態等を考慮して設計される。素子電極間隔Lは、好ましくは数千Åから数百 μm の範囲であり、より好ましくは素子電極間に印加する電圧等を考慮して1 μm から100 μm の範囲である。

【0028】素子電極長さ W は、電極の抵抗値、電子放出特性を考慮して、数 μm から数百 μm の範囲である。素子電極2, 3の膜厚 d は、100Åから1 μm の範囲である。

【0029】なお、図8に示した構成だけでなく、基板1上に、導電性薄膜4、そして対向する素子電極2, 3の順に積層した構成をとることもできる。

【0030】導電性薄膜4には良好な電子放出特性を得るために、微粒子で構成された微粒子膜を用いるのが好ましい。その膜厚は、素子電極2, 3へのステップカバレッジ、素子電極2, 3間の抵抗値および後述する通電フォーミング条件等を考慮して適宜設定されるが、通常は数Åから数千Åの範囲とすることが好ましく、より好ましくは10Åより500Åの範囲とするのが良い。その抵抗値は、 R_s , R_g が 10^2 から $10^7 \Omega/\square$ の値である。なお R_s は、厚さが t 、幅が w で長さが l の薄膜の抵抗 R を、 $R=R_s \cdot (l/w)$ と表わしたときに現われる値で、薄膜材料の抵抗率を ρ とすると $R_s = \rho/t$ で表わされる。ここでは、フォーミング処理について通電処理を例に挙げて説明するが、フォーミング処理は、これに限られるものではなく、膜に亀裂等を生じさせて高抵抗状態を形成する方法であればいかなる方法でも良い。

【0031】導電性膜4を構成する材料は、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pb等の金属、PdO, SnO₂, In₂O₃, PbO, Sb₂O₃等の金属酸化物、HfB₂, ZrB₂, LaB₆, CeB₆, YB₄, Gd₂B₄等の硼化物、TiC, ZrC, HfC, TaC, SiC, WC等の炭化物、TiN, ZrN, HfN等の窒化物、Si, Ge等の半導体、およびカーボン等の中から適宜選択される。

【0032】ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造は、微粒子が個々に分散配置した状態あるいは微粒子が互いに隣接、あるいは重なり合った状態（いくつかの微粒子が集合し、全体として島状構造を形成している場合も含む）をとっている。微粒子の粒径は、数Åから1 μm の範囲、好ましくは10Åから200Åの範囲である。

【0033】次に、本発明による表面伝導型電子放出素子の導電性薄膜形成方法を述べる。図1は、本発明による複数のインクジェットヘッドを用いた電子源基板の製造方法を示す模式図である。図2は、図1の右上の1つのヘッド近傍の拡大図であり、インクジェットヘッド6と素子電極2, 3と液滴8の位置関係を示した概略図である。ここでは、複数の等分割された素子領域を、分割した個々の領域に一对一に対応した複数のインクジェットヘッドにより導電性薄膜材料を含む液滴を付与する例を示す。

【0034】液滴吐出ヘッドユニットの機構としては、

任意の液滴を所望量（定量でよい）吐出できるものであれば如何なる機構でもよいが、特に数十ng程度の液滴を形成できるインクジェット方式の機構が望ましい。インクジェット方式としては、圧電素子を用いたピエゾジェット方式、またはヒーターの熱エネルギーを利用して気泡を発生させるバブルジェット方式等いずれのものでも構わない。

【0035】本発明に用いられるインクジェットの例を図9および図10に示す。図9は、バブルジェット方式のヘッドユニットを示す。同図において、221は基板、222は熱発生部、223は支持板、224は液流路、225は第1ノズル、226は第2ノズル、227はインク流路間隔壁、228, 229はインク液室、2210, 2211はインク液の供給口、2212は天井板をそれぞれ示す。

【0036】また、図10はピエゾジェット方式のヘッドユニットを示す。同図において、231はガラス製第1ノズル、232はガラス製第2ノズル、233は円筒型ピエゾ、234はフィルター、235, 236はインク液供給チューブ、237は電気信号入力端子をそれぞれ示す。なお、図9, 10においては、ノズルを2本で示したがこれに限るものではない。

【0037】図1, 2に戻って、液滴9の材料には、先に述べた導電性薄膜となる元素または化合物を含有する水溶液または有機溶剤等を用いることができる。例えば、導電性薄膜となる元素または化合物がパラジウム系の例を以下に示すと、酢酸パラジウム-エタノールアミン錯体（PA-ME）、酢酸パラジウム-ジエタノールアミン錯体（PA-DE）、酢酸パラジウム-トリエタノールアミン錯体（PA-TE）、酢酸パラジウム-ブチルエタノールアミン錯体（PA-BE）、酢酸パラジウム-ジメチルエタノールアミン錯体（PA-DME）等のエタノールアミン系錯体を含んだ水溶液、または、パラジウム-グリシン錯体（Pd-Gly）、パラジウム- β -アラニン錯体（Pd- β -Ala）、パラジウム-DL-アラニン錯体（Pd-DL-Ala）等のアミノ酸系錯体を含んだ水溶液、さらには、酢酸パラジウム・ビス・ジ・プロピルアミン錯体の酢酸ブチル溶液等が挙げられる。

【0038】液滴の付与方法については、図1のように被塗布基板1の液滴を付与する素子部の領域を $m \times n$ の複数領域に等分割し、その等分割された個々の領域に対応した複数個（ $m \times n$ 個またはその整数倍）のインクジェットヘッドを用い、前記ヘッドと被塗布基板とが相対移動し基板上の各素子部に溶液を液滴状に少なくとも1個付与する。

【0039】本実施形態では、 $m \times n$ の複数のインクジェットヘッドを使用するため、単一のヘッドで液滴の付与を行なう場合と比較して $m \times n$ 倍の液滴付与能力を有し、同一の被塗布基板の処理を同一の相対移動速度で行

なった場合に、 $1/(m \times n)$ の時間で行なうことが可能であり、スループットの向上を図ることができる。

【0040】さらに、 $m \times n$ の複数のインクジェットヘッドと被塗布基板との相対移動の移動領域を、 $m \times n$ の複数領域に等分割された一つの領域と一致させ、 $m \times n$ の複数のインクジェットヘッドと被塗布基板との相対移動において、全ヘッドを同時かつ同方向に移動させることにより、相対移動のための駆動機構のストロークを単一のヘッドで処理する場合の $1/(m \times n)$ のストロークとすることが可能となり、大面積の電子源基板を作製する場合でも駆動機構および装置全体をコンパクトなものとする事ができる。

【0041】また、複数回、同一素子への液滴の付与を行なう場合には、前回付与した液滴が乾く前に同一素子に次の液滴の付与を行なうと、付与直後に基板上に存在する液滴量は、前回の液滴の付与直後に基板上に存在した液滴量より増加するため、液滴のドット径の増大をひきおこし、高精細の導電性薄膜のパターンを形成する上で問題となる。そのため同一素子に複数回液滴を付与する際には、液滴付与時の温度、湿度、および付与する液滴を構成する溶液の溶媒組成によって決まる液滴の乾き時間以上の間隔をとることが可能なように、 $m \times n$ の複数領域を設定することにより高精細の導電性薄膜のパターンを安定的に、かつ均一性が高く形成することができる。このようにして基板上に付与された有機金属液滴は焼成することで熱分解され導電性薄膜となる。

【0042】図8に示した電子放出部5について説明すると、これは、導電性薄膜4の一部に形成された高抵抗の亀裂により構成され、導電性薄膜4の膜厚、膜質、材料および後述する通電フォーミング等に依存したものとなる。電子放出部5の内部には、 1000 \AA 以下の粒径の導電性微粒子を含む場合もある。この導電性微粒子は、導電性薄膜4を構成する材料の元素の一部、あるいは全ての元素を含有するものとなる。電子放出部5およびその近傍の導電性薄膜4には、炭素および炭素化合物を含む場合もある。

【0043】こうして形成された導電性薄膜4にフォーミング処理を施す。このフォーミング処理方法の一例として通電処理による方法を説明する。素子電極2、3間に、不図示の電源を用いて、通電を行なうと、導電性薄膜4の部位に構造の変化した電子放出部5が形成される。

【0044】通電フォーミングによれば導電性薄膜4に局部的に破壊、変形もしくは変質等の構造の変化した部位が形成される。該部位が電子放出部5となる。通電フォーミングの電圧波形の例を図11に示す。

【0045】電圧波形は、パルス波形が好ましい。これにはパルス波高値を定電圧としたパルスを連続的に印加する図11(a)に示した手法とパルス波高値を増加させながら電圧パルスを印加する図11(b)に示した手

法がある。

【0046】図11(a)におけるT1およびT2は電圧波形のパルス幅とパルス間隔である。通常T1は $1 \mu\text{秒} \sim 10 \text{ m秒}$ 、T2は $10 \mu\text{秒} \sim 100 \text{ m秒}$ の範囲で設定される。三角波の波高値(通電フォーミング時のピーク電圧)は、表面伝導型電子放出素子の形態に応じて適宜選択される。このような条件のもと、例えば数秒から数十分間電圧を印加する。パルス波形は三角波に限定されるものではなく、矩形波など所望の波形を採用することができる。

【0047】図11(b)におけるT1およびT2は、図11(a)に示したのと同様とすることができる。三角波の波高値(通電フォーミング時のピーク電圧)は、例えば、 0.1 [V] ステップ程度ずつ、増加させることができる。

【0048】通電フォーミング処理の終了は、パルス間隔T2中に、導電性薄膜4を局部的に破壊、変形しない程度の電圧を印加し、電流を測定して検知することができる。例えば 0.1 [V] 程度の電圧印加により流れる素子電流を測定し、抵抗値を求めて、 $1 \text{ M}\Omega$ 以上の抵抗を示した時、通電フォーミングを終了させる。フォーミングを終えた素子には活性化処理を施すのが好ましい。活性化処理を施すことにより、素子電流I_fや放出電流I_eが著しく変化する。

【0049】活性化処理は、例えば、有機物質のガスを含有する雰囲気中で、通電フォーミングと同様に、パルスの印加を繰り返すことで行なうことができる。この雰囲気は、例えば油拡散ポンプやロータリーポンプなどを用いて真空容器内を排気した場合に雰囲気内に残留する有機ガスを利用して形成することができる他、イオンポンプなどにより一旦十分に排気した真空中に適当な有機物質のガスを導入することによっても得られる。このときの好ましい有機物質のガス圧は、前述の応用の形態、真空容器の形状や、有機物質の種類などにより異なるため場合に応じて適宜設定される。適当な有機物質としては、アルカン、アルケン、アルキン等の脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、フェノール、カルボン酸、スルホン酸等の有機酸類等を挙げることができ、具体的には、メタン、エタン、プロパンなど $\text{C}_n \text{H}_{2n+2}$ で表わされる飽和炭化水素、エチレン、プロピレンなど $\text{C}_n \text{H}_{2n}$ 等の組成式で表わされる不飽和炭化水素、ベンゼン、トルエン、メタノール、エタノール、ホルムアルデヒド、アセトアルデヒド、アセトン、メチルエチルケトン、メチルアミン、エチルアミン、フェノール、蟻酸、酢酸、プロピオン酸等が使用できる。この処理により、雰囲気中に存在する有機物質から炭素あるいは炭素化合物が素子上に堆積し、素子電流I_fや放出電流I_eが著しく変化する。

【0050】活性化処理の終了判定は素子電流I_fと放

出電流 I_e を測定しながら行なう。なお、パルス幅、パルス間隔、パルス波高値などは適宜設定される。

【0051】前記炭素あるいは炭素化合物とは、例えばグラファイト（単結晶、多結晶の両者を示す）、非晶質カーボン（非晶質カーボン、または非晶質カーボンと前記グラファイトの微結晶の混合物を含むカーボン）であり、その膜厚は500Å以下にするのが好ましく、300Å以下であればより好ましい。

【0052】活性化処理工程を経て得られた電子放出素子は、安定化処理を行なうことが好ましい。この処理は、真空容器内の有機物質の分圧が 1×10^{-8} Torr以下で行なうのが好ましく、 1×10^{-10} Torr以下で行なうのが特に好ましい。真空容器内の圧力は、 $1 \times 10^{-6.5} \sim 10^{-7}$ Torrが好ましく、 1×10^{-8} Torr以下が特に好ましい。真空容器を排気する真空排気装置は、装置から発生するオイルが素子の特性に影響を与えないように、オイルを使用しないものを用いるのが好ましい。具体的には、ソープションポンプ、イオンポンプ等の真空排気装置を挙げることが出来る。さらに真空容器内を排気するときには、真空容器全体を加熱して、真空容器内壁や電子放出素子に吸着した有機物質分子を排気しやすくするのが好ましい。このときの加熱した状態での真空排気条件は80～200℃で5時間以上が望ましいが、特にこの条件に限るものではなく、真空容器の大きさや形状、電子放出素子の構成などの諸条件により適宜選択する。なお、上記有機物質の分圧測定は、質量分析計により、炭素と水素を主成分とする質量数が10～200の有機分子の分圧を測定し、それらの分圧を積算することにより求める。

【0053】安定化処理を経た後の、駆動時の雰囲気は、上記安定処理終了時の雰囲気を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去されていれば、真空度自体は多少低下しても十分安定な特性を維持することが出来る。このような真空雰囲気を採用することにより、新たな炭素あるいは炭素化合物の堆積を抑制でき、結果として素子電流 I_f および放出電流 I_e が安定する。

【0054】次に、本発明に係る画像形成装置について述べる。画像形成装置に用いる電子源基板の電子放出素子の配列については種々のものが採用できる。

【0055】まず、並列に配置した多数の電子放出素子の個々を両端で接続し、電子放出素子の行を多数個配し（行方向と呼ぶ）、この配線と直交する方向（列方向と呼ぶ）で該電子放出素子の上方に配した制御電極（グリッドとも呼ぶ）により、電子放出素子からの電子を制御駆動するはしご状配置のものがある。

【0056】これとは別に、電子放出素子をX方向およびY方向に行列状に複数配し、同じ行に配された複数の電子放出素子の電極の一方をX方向の配線に共通に接続し、同じ列に配された複数の電子放出素子の電極の他方

をY方向の配線に共通に接続するものが挙げられる。このようなものは所謂単純マトリクス配置である。単純マトリクス配置について以下に詳述する。

【0057】本発明に係る電子放出素子を複数個マトリクス状に配して得られる電子源基板について、図12を用いて説明する。図12において、71は電子源基板、72はX方向配線、73はY方向配線である。74は表面伝導型電子放出素子、75は結線である。

【0058】m本のX方向配線72は $D \times 1$ 、 $D \times 2$ 、……、 $D \times m$ からなり、導電性金属等で構成することができる。配線の材料、膜厚、幅は、適宜設定される。Y方向配線73は $Dy1$ 、 $Dy2$ 、……、 $Dy n$ のn本の配線よりなり、X方向配線72と同様に形成される。これらm本のX方向配線72とn本のY方向配線73との間には、不図示の層間絶縁層が設けられており、両者を電氣的に分離している（m、nは、共に正の整数）。

【0059】不図示の層間絶縁層は、 SiO_2 等で構成される。例えば、X方向配線72を形成した基板71の全面あるいは一部に所望の形状で形成され、特に、X方向配線72とY方向配線73の交差部の電位差に耐え得るように、膜厚、材料、製法が適宜設定される。X方向配線72とY方向配線73は、それぞれ外部端子として引き出されている。

【0060】電子放出素子74を構成する一对の電極（不図示）は、m本のX方向配線72とn本のY方向配線73と導電性金属等からなる結線75によって電氣的に接続されている。

【0061】配線72と配線73を構成する材料、結線75を構成する材料および一对の素子電極を構成する材料は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なってもよい。これらの材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということもできる。

【0062】X方向配線72には、X方向に配列した電子放出素子74の行を選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線73には、Y方向に配列した電子放出素子74の各列を入力信号に応じて変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

【0063】このような単純マトリクス配置の電子源基板を用いて構成した画像形成装置について、図13～図15を用いて説明する。図13は画像形成装置の表示パネルの一例を示す模式図であり、図14は図13の表示パネルに使用される蛍光膜の模式図であり、図15はNTSC方式のテレビ信号に応じて表示を行なうための駆

動回路の一例を示すブロック図である。

【0064】図13において、71は電子放出素子を複数配した基板であり、81は基板71を固定したリアプレート、86はガラス基板83の内面に蛍光膜84とメタルバック85等が形成されたフェースプレートである。82は支持枠であり、該支持枠82には、リアプレート81およびフェースプレート86がフリットガラス等を用いて接続されている。88は外囲器であり、例えば大気中あるいは窒素中で、400～500度の温度範囲で10分以上焼成され、封着される。

【0065】74は図8で示した表面伝導型電子放出素子の1素子に相当する。72、73は表面伝導型電子放出素子の一对の素子電極と接続されたX方向配線およびY方向配線である。

【0066】外囲器88は、上述のフェースプレート86、支持枠82およびリアプレート81で構成される。リアプレート81は主に基板71の強度を補強する目的で設けられるため、電子源基板71自体で十分な強度を持つ場合は別体のリアプレート81は不要とすることができる。すなわち、基板71に直接支持枠82を封着し、フェースプレート86、支持枠82および基板71で外囲器88を構成しても良い。一方、フェースプレート86とリアプレート81との間に、スペーサ（耐大気圧支持部材）とよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器88の構成することもできる。

【0067】図14は、蛍光膜を示す模式図である。蛍光膜は、モノクロームの場合は蛍光体のみから構成することができる。カラーの蛍光膜の場合は、蛍光体の配列によりブラックストライプ（図14a）あるいはブラックマトリクス（図14b）などと呼ばれる黒色部材91と蛍光体92とから構成することができる。ブラックストライプあるいはブラックマトリクスを設ける目的は、カラー表示の場合、必要となる三原色蛍光体の各蛍光体92間の塗り分け部を黒くすることで混色等を目立たなくすることと、外光反射によるコントラストの低下を抑制することにある。ブラックストライプあるいはブラックマトリクスの材料としては、通常用いられている黒鉛を主成分とする材料の他、光の透過および反射が少ない材料であれば、これを用いることができる。

【0068】ガラス基板83に蛍光体を塗布する方法はモノクローム、カラーによらず、沈殿法、印刷法等が採用できる。蛍光膜84の内面側には通常メタルバック85が設けられる。メタルバックを設ける目的は、蛍光体の発光のうち内面側への光をフェースプレート86側へ鏡面反射することにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージから蛍光体を保護すること等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理（通

常、「フィルミング」と呼ばれる）を行ない、その後A1を真空蒸着等を用いて堆積させることで作製できる。

【0069】フェースプレート86には、更に蛍光膜84の導電性を高めるため、蛍光膜84の外面側（ガラス基板83側）に透明電極（不図示）を設けてもよい。前述の封着を行なう際には、カラーの場合は各色蛍光体と電子放出素子とを対応させる必要があり、十分な位置合わせが不可欠となる。

【0070】図13に示した画像形成装置は、例えば以下のようにして製造される。外囲器88は、前述の安定化処理工程と同様に、適宜加熱しながら、イオンポンプ、ソーブションポンプなどのオイルを使用しない排気装置により不図示の排気管を通じて排気し、 10^{-7} Torr程度の真空度の、有機物質の十分少ない雰囲気にした後、封止される。外囲器88の封止後の圧力を維持するために、ゲッター処理を行なうこともできる。これは、外囲器88の封止を行なう直前あるいは封止後に、抵抗加熱あるいは高周波加熱等を用いた加熱により、外囲器88内の所定の位置に配置されたゲッター（不図示）を加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、外囲器88内を、例えば 10^{-5} ～ 10^{-7} Torrの真空度に維持するものである。

【0071】次に、単純マトリクス配置の電子源基板を用いて構成した表示パネルに、NTSC方式のテレビ信号に基づいたテレビジョン表示を行なうための駆動回路の構成例について、図15を用いて説明する。図15において、101は画像表示パネル、102は走査回路、103は制御回路、104はシフトレジスタである。105はラインメモリ、106は同期信号分離回路、107は変調信号発生器、VxおよびVaは直流電圧源である。

【0072】表示パネル101は、端子Dox1乃至Doxm、端子Doy1乃至Doy n、および高圧端子Hvを介して外部の電気回路と接続している。端子Dox1乃至Doxmには、表示パネル内に設けられている電子源、すなわち、M行N列の行列状にマトリクス配線された表面伝導型電子放出素子群を一行（N素子）ずつ順次駆動するための走査信号が印加される。

【0073】端子Dy1乃至Dy nには、前記走査信号により選択された一行の表面伝導型電子放出素子の各素子の出力電子ビームを制御するための変調信号が印加される。高圧端子Hvには、直流電圧源Vaより、例えば10[kV]の直流電圧が供給されるが、これは電子放出素子から放出される電子ビームに蛍光体を励起するのに十分なエネルギーを付与するための加速電圧である。

【0074】走査回路102について説明する。同回路は、内部にM個のスイッチング素子（図中、S1乃至Smで模式的に示している）を備えたものである。各スイッチング素子は、直流電圧源Vxの出力電圧と0[V]

(グラウンドレベル)のいずれか一方を選択し、表示パネル101の端子Dx1乃至Dxmと電氣的に接続される。S1乃至Smの各スイッチング素子は、制御回路103が出力する制御信号Tscanに基づいて動作するものであり、例えばFETのようなスイッチング素子を組み合わせることにより構成することができる。

【0075】直流電圧源Vxは、本例の場合には表面伝導型電子放出素子の特性(電子放出しきい値電圧)に基づき、走査されていない素子に印加される駆動電圧が電子放出しきい値電圧未満となるような一定電圧を出力するように設定されている。

【0076】制御回路103は、外部より入力する画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる機能を有する。制御回路103は、同期信号分離回路106より送られる同期信号Tsyncに基づいて、各部に対してTscanおよびTsftおよびTmryの各制御信号を発生する。

【0077】同期信号分離回路106は、外部から入力されるNTSC方式のテレビ信号から同期信号成分と輝度信号成分とを分離するための回路で、一般的な周波数分離(フィルター)回路等を用いて構成できる。同期信号分離回路106により分離された同期信号は、垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上、Tsync信号として図示した。前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号と表わした。該DATA信号はシフトレジスタ104に入力される。

【0078】シフトレジスタ104は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御回路103より送られる制御信号Tsftに基づいて動作する(すなわち、制御信号Tsftは、シフトレジスタ104のシフトクロックであるとも言える)。シリアル/パラレル変換された画像1ライン分のデータ(電子放出素子N素子分の駆動データに相当)は、Id1乃至IdnのN個の並列信号として前記シフトレジスタ104より出力される。

【0079】ラインメモリ105は、画像1ライン分のデータを必要時間の間だけ記憶するための記憶装置であり、制御回路103より送られる制御信号Tmryに従って適宜Id1ないしIdnの内容を記憶する。記憶された内容は、Id1'乃至Idn'として出力され、変調信号発生器107に入力される。変調信号発生器107は、画像データId1'乃至Idn'の各々に応じて電子放出素子の各々を適切に駆動変調するための信号源であり、その出力信号は、端子Doy1乃至DoyNを通じて表示パネル101内の電子放出素子に印加される。

【0080】本発明に係る表面伝導型電子放出素子は放出電流Ieに対して以下の基本特性を有している。すな

わち、電子放出には明確なしきい値電圧Vthがあり、Vth以上の電圧を印加された時のみ電子放出が生じる。電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子にパルス状の電圧を印加する場合、例えば電子放出しきい値未満の電圧を印加しても電子放出は生じないが、電子放出しきい値以上の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値Vmを変化させることにより出力電子ビームの強度を制御する事が可能である。また、パルスの幅Pwを変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。

【0081】従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器107として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。

【0082】パルス幅変調方式を実施するに際しては、変調信号発生器107として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0083】シフトレジスタ104やラインメモリ105は、デジタル信号式のものでもアナログ信号式のものでも採用できる。画像信号のシリアル/パラレル変換や記憶が所定の速度で行なわれれば良いからである。

【0084】デジタル信号式を用いる場合には、同期信号分離回路106の出力信号DATAをデジタル信号化する必要があるが、これは回路106の出力部にA/D変換器を設ければ良い。これに関連してラインメモリ105の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器107に用いられる回路が若干異なったものとなる。すなわち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器107には、例えば、高速の発振器、この発振器の出力する波数を計数する計数器(カウンタ)およびこの計数器の出力値と前記メモリの出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもある。

【0085】アナログ信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてレベルシフト回路などを付加することもある。パルス幅変調方式の場合には、例えば、電圧制御型発振回路(VCO)を

採用でき、必要に応じて電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【0086】このような構成をとり得る上述の表示パネルにおいては、各電子放出素子に、容器外端子Dox1乃至Doxm、Doy1乃至Doy nを介して電圧を印加することにより、電子放出が生ずる。高圧端子Hvを介してメタルバック85あるいは透明電極（不図示）に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜84に衝突し、発光が生じて画像が形成される。

【0087】ここで述べた画像形成装置の構成は一例であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号については、NTSC方式を挙げたが、入力信号はこれに限られるものではなく、PALやSECAM方式などの他、これよりも、多数の走査線からなるTV信号（例えば、MUSE方式をはじめとする高品位TV）方式をも採用できる。

【0088】次に、はしご型配置の電子源基板および画像形成装置について図16を用いて説明する。図16は、はしご型配置の電子源基板の一例を示す模式図である。図16において、110は電子源基板、111は電子放出素子である。112（D×1～D×10）は、電子放出素子111を接続するための共通配線である。電子放出素子111は、基板110上に、X方向に並列に複数個配されている（これを素子行と呼ぶ）。この素子行が複数個配されて、電子源を構成している。各素子行の共通配線間に駆動電圧を印加することで、各素子行を独立に駆動させることができる。すなわち、電子ビームを放出させたい素子行には、電子放出しきい値以上の電圧を、電子ビームを放出しない素子行には、電子放出しきい値未満の電圧を印加する。各素子行間の共通配線D×2～D×9は、例えばD×2、D×3を同一配線とすることもできる。

【0089】図12の電子源基板の代わりに図16の電子源基板を用いても、図13に示したと同様にして画像形成装置を構成することができる。

【0090】

【実施例】以下、実施例を挙げて本発明を詳しく説明する。

〔実施例1〕図1は、本発明の特徴を最もよく表す図であり、複数のインクジェットヘッドを用いる電子源基板の素子の製造方法を示した図である。図2は、図1の一部を拡大して示しており、インクジェットヘッドと素子電極部との位置関係と液滴の付与状況を拡大表示した概略図である。また、図3、4は塗布の際のインクジェットヘッドと基板との相対移動を説明する概略図である。

【0091】以上、図1、2、3、4を主に用いて電子源基板の作製方法を順次説明する。まず、本実施例の場合、基板サイズは従来の約2倍の寸法のもので、電子放出素子部のm×n領域の等分割については、4分割で行

なった。図1において、9はステージで、その上に導電性薄膜が形成される前の電子源基板61がある。ここで、10は電子放出素子領域であり、この部分を2×2の4領域に等分割し、その等分割された個々の領域に4個のインクジェットヘッドが対応している。

【0092】ヘッドと素子部の一部を拡大表示したのが図2である。電子源基板上の表面伝導型電子放出素子は前述の実施の形態で説明したものと同一構成で、各単素子としては図8に示したものと同様で、基板1、素子電極2、3、導電性薄膜（微粒子膜）4より構成される。また、この電子源基板61には、図2では不図示の配線電極も有する。

【0093】この電子源基板の作製手順について簡単に述べる。まず、絶縁基板としてガラス基板を用いた。これを有機溶剤等により充分洗浄後、120℃の乾燥炉で乾燥させた。この基板上にP膜（膜厚2000Å）を用いて電極幅500μm、電極ギャップ間隔20μmの一对の素子電極を複数個形成し、電極に各々配線を接続した。この配線としては図6に示すようなマトリクス配置を採用した。

【0094】また、液滴の原料溶液としては、水溶液系のもので、ポリビニルアルコールが重量濃度0.05%、2-プロパノールが重量濃度15%、エチレングリコールが重量濃度1%、酢酸パラジウム-エタノール-アミン錯体（Pd（NH₂CH₂CH₂OH）₄（CH₃COO）₂）がパラジウム重量濃度で0.15%、の組成になるように水に溶かした水溶液を用いた。インクジェットヘッドには、熱エネルギーを利用して溶液に気泡を発生させ、該気泡の生成に基づいて溶液を吐出するバブルジェット方式を用いた。

【0095】ここで、図3、4を用いて、4等分割した電子放出領域に対しそれぞれの領域に対応した4つのインクジェットヘッドを用いて液滴付与する方法を、従来の小基板を1ヘッドで塗布する方法と対比しながら説明する。図3が1ヘッドで対応した場合で、素子部の右上にあるヘッドがX方向11およびY方向12に基板61と相対移動することにより素子領域10の各素子部に液滴を付与する（図3（a））。この際のX、Yの駆動ストロークは、図3（b）の13、14に示されている。塗布の順序は、X方向の走査を繰り返しながら、Y方向に移動することとした。また、この駆動は基板側のステージを駆動する方法で行なった。

【0096】図4には、外形寸法が図3の基板のほぼ2倍、素子領域10の寸法はちょうど2倍の電子源基板61を示してあり、この素子領域10は2×2の領域に4等分され、等分割された各領域に1個ずつ合計4個のインクジェットヘッドが対応している。ヘッドと基板との相対移動は、X方向11とY方向12について駆動速度および駆動距離が4ヘッドとも同一の相対移動をする。これは、ヘッド駆動でも基板側ステージ駆動でもどちら

でも可能であるが、本実施例の場合はヘッド側を固定し、基板側を駆動した(図4(a))。

【0097】また、ステージを駆動する具体的な手段としては、X方向の駆動には、LAB(リニアエアベアリング)を用いた方法を、Y方向の駆動にはボールベアリングを用いた方法を本実施例では採用した。これは、素子領域全面にわたって液滴の付与を行なう際に、X方向の走査を繰り返しながら、Y方向に移動しているので、X側の駆動の方がより高速かつ高精度の駆動手段が必要であり、X側には高速かつ高精度な駆動が可能なLABを用い、Y側にはより安価で取り扱いも容易なボールベアリングという組み合わせとした。もちろん、X側、Y側両者ともLABを採用することも可能であり、必要な性能を満たせば、両者ともボールベアリング方式を用いることも可能である。

【0098】また、本実施例においては、4つのヘッドを使用しているが、これら4つのヘッドの相対位置関係はヘッド取り付け後、ヘッド取り付け時の取り付け誤差等を補正するため、素子領域への塗布を行なう前に予め調整している。本実施例においては、基板上の素子領域外に液滴の塗布を行ない、それぞれのヘッドから吐出された液滴の基板上での着弾位置を計測して、どれか1つのヘッドを基準として、他のヘッドの位置を所望の位置に液滴が付与されるように調整した。

【0099】図4(b)に示すように、4分割したそれぞれの領域を各領域に対応したヘッドが塗布を分担しているので、駆動ストロークは従来の図3(b)の単一ヘッドの駆動ストローク13、14と全く同一ストロークで寸法で2倍、面積で4倍の領域が従来と同一の塗布時間で処理可能である。しかも、従来の駆動速度もストロークも同じ駆動機構をそのまま流用すればよい。

【0100】これらの装置全体はCPUによって制御されている。装置全体を制御するCPUにはXYステージを駆動するLAB(リニアエアベアリング)とボールベアリングがX方向駆動回路、Y方向駆動回路を介して接続されている。また、CPUにはヘッド駆動回路を介してインクジェットヘッドが接続されている。また、XYステージの位置を検出するためのX側レーザー測長計およびY側レーザー測長計が接続されており、XYの位置情報が入力される。

【0101】CPUは、X側レーザー測長計およびY側レーザー測長計からステージの位置情報を得て、CPU内で記憶している各素子に対応した座標とステージの位置情報を参照しながら、ヘッド駆動回路を介してインクジェットヘッドより各素子に対して液滴の付与を行なう。液滴を付与するための信号をヘッドへ送るタイミングはステージの移動速度やヘッドから基板への液滴の到達時間等を配慮して決定される。

【0102】各素子電極のギャップ部分へは従来条件と同様、順次4回ずつ液滴を重ねて付与した。この際、同

一素子に対しての液滴の付与時間の間隔も従来条件と同様とした。液滴を付与した後、素子電極基板を350℃の焼成炉で20分間加熱し、有機成分を除去することで、素子電極部には酸化パラジウム(PdO)微粒子からなる導電性薄膜が形成された。焼成後の円状の直径は、約100μmで、膜厚は150Åであった。素子長は約100μmということになる。

【0103】以上のようにして、従来の4倍の素子形成領域を有する大面積基板の液滴付与を従来の駆動機構で従来と同様の時間で処理できた。

【0104】さらに、導電性薄膜が形成された素子電極2、3間に電圧を印加して、導電性薄膜を通電フォーミング処理等をし、電子放出部を形成した。これで表面伝導型電子放出素子群を有した電子源基板が完成した。以上の実施例1で示した方法により作製した大面積電子源基板は、従来と同等の電子放出特性が得られた。

【0105】[実施例2] 実施例2として本発明の製造方法による表面伝導型電子放出素子を有する画像形成装置の製造方法を説明する。なお、本実施例では、図7のように電極が複数個行列状に配置され、その電極が配線と梯子状に接続されたものを用いた。

【0106】この表面伝導型電子放出素子の作製方法も、実施例1と基本的な考え方は全く同様であり、図1のように電子放出素子領域10を2×2の4領域に等分割し、その等分割された個々の領域に4個のインクジェットヘッドが対応した方式を採用した。

【0107】また、液滴の原料溶液としては、有機溶剤系の酢酸パラジウム・ビス・ジ・プロピルアミン錯体の酢酸ブチル溶液を用いた。インクジェットヘッドは、ピエゾジェット式のものである。但し、実施例1で用いたように酢酸パラジウム-エタノール-アミン錯体の水溶液と、バブルジェット方式のヘッドを用いてもいっこうに構わない。

【0108】実施例1と同様、寸法で2倍、面積で4倍の領域を従来と同一の塗布時間と駆動機構により処理できた。

【0109】さらに、導電性薄膜が形成された素子電極2、3間に電圧を印加して、導電性薄膜を通電フォーミング処理等し、電子放出部を形成、これで表面伝導型電子放出素子群を有した電子源基板が完成した。

【0110】この電子源基板に図13に示すようにフェースプレート86、支持枠82、リアプレート81とにより外囲器88を形成し、真空封止を行なった後、図15に示すようなNTSC方式のテレビ信号に基づきテレビジョン表示を行なうための駆動回路を有する画像形成装置を作製した。以上の実施例2で示した方法により作製された大面積画像形成装置は、4倍の画面全面にわたって従来のものと同等の画質が得られた。

【0111】[実施例3] 本発明の第3の実施例は実施例1と同様に基板を4分割し、4分割したそれぞれの領

域に対して複数のノズルを有するインクジェットヘッドを対応させて電子源基板を作製した実施例である。

【0112】本実施例では、電子放出素子領域にX方向に270 μ mピッチで2100素子、Y方向に840 μ mピッチで500素子が配列されている、567mm \times 420mmの領域に計105万個の電子放出素子を有する電子源基板を作製した。

【0113】本実施例では、電子放出素子領域への液滴の付与を行なう際に、電子放出素子領域を2 \times 2に4分割し、4分割したそれぞれの領域に対して50本のノズルを有するインクジェットヘッドを対応させた。分割された各領域には、X方向に1050素子、Y方向に250素子、計262500素子配置されている。使用したヘッドは、ノズルのピッチがY方向の素子ピッチと同じ840 μ mピッチで50本並んでいるものを用いた。そのため、ヘッドのノズル並び方向を基板のY方向にあわせて液滴の付与を行なうことにより、1回のX方向の走査でY方向の50素子に対して同時に液滴の付与を行なうことが可能である。

【0114】また、4つのヘッドの相対位置関係は実施例1と同様に、ヘッド取り付け後、ヘッド取り付け時の取り付け誤差等を補正するため、素子領域への塗布を行なう前に予め調整している。本実施例では各ヘッドが50本のノズルを有しているため、50本のノズルから吐出された液滴が基板上に着弾して形成したそれぞれのドットの重心位置を計測し、50ドットの平均値を各ヘッドの位置として、4つのヘッド間の位置の調整を行なった。ヘッドの位置調整のための液滴の付与は、基板上の素子領域外に行なったが、他の基板を用いてヘッドの位置調整だけ行なうことも可能である。また、ドットの重心位置の計測は、CCDにより着弾したドットを画像データとして取り込み、画像処理を用いて算出した。

【0115】本実施例での各ヘッドと基板の相対移動は、実施例1と同様に、基板側のステージを駆動して行なったので、4個のインクジェットヘッドは同時に同一方向の基板に対する相対移動を行なうこととなる。

【0116】ステージの駆動方式や液滴付与時の吐出タイミング制御等は実施例1の場合と同様の方式で行なった。

【0117】本実施例で作製した素子の構成は、各単素子としては、実施の形態で図8を用いて説明したのと同様の構成であり、電子源基板としては、図6に示したようなMTXタイプの配線に、各素子の電極が接続されているような構成のものとした。

【0118】以下、電子源基板の作製手順について簡単に述べる。まず、絶縁基板としてガラス基板を用いた。これを有機溶剤等で十分洗浄後、120 $^{\circ}$ Cの乾燥炉で乾燥させた。この基板上にPt膜(膜厚500 \AA)を用いて電極幅100 μ m、電極ギャップ間隔20 μ mの一对の素子電極を先述したようにX方向に270 μ mピッチ

で2100素子分、Y方向に840 μ mピッチで500素子分、計105万素子相当を形成し、電極に各々配線を接続した。

【0119】次にこの基板に対して、上述したようなやり方で、液滴の付与を行なった。液滴の原料溶液としては、ポリビニルアルコールが重量濃度0.05%、2-プロパノールが重量濃度15%、エチレングリコールが重量濃度1%、酢酸パラジウム-エタノール-アミン錯体($\text{Pd}(\text{NH}_2\text{CH}_2\text{CH}_2\text{OH})_4(\text{CH}_3\text{COO})_2$)がパラジウム重量濃度で0.15%、の組成になるように水に溶かした水溶液を使用し、インクジェットヘッドには、バブルジェット方式のものを用いた。各素子電極のギャップ部分へは従来条件と同様、順次4回ずつ液滴を重ねて付与した。この際、同一の素子に対しての液滴の付与間隔は、2.4秒とした。液滴を付与した後、素子電極基板を350 $^{\circ}$ Cの焼成炉で20分間加熱し、有機成分を除去することで、素子電極部には酸化パラジウム(PdO)微粒子からなる導電性薄膜がドット状(円状)に形成された。焼成後のドット径は、約100 μ mで、膜厚は150 \AA であった。素子長は約100 μ mということになる。

【0120】さらに、導電性薄膜が形成された素子電極2、3間に電圧を印加して、導電性薄膜の通電フォーミング処理を行ない、さらに、活性化処理、安定化処理を行ない電子源基板とした。

【0121】さらに、本実施例で作製した電子源基板にフェースプレート、支持棒、リアプレートとにより外囲器を形成し、真空封止を行なった後、NTSC方式のテレビ信号に基づきテレビジョン表示を行なうための駆動回路を接続すれば、画像形成装置とすることができる。

【0122】本実施例においては、電子源基板上の液滴を付与される領域を4分割し、それぞれの領域に対して50ノズルを有するインクジェットヘッドを対応させ、基板を駆動することにより全ヘッドを同時かつ同一の方向に基板に対して相対移動させているため、短時間で基板全面への高精度の液滴の付与を行なうことが可能となった。

【0123】〔実施例4〕洗浄した青板ガラスに、Ptで膜厚500 \AA 、電極ギャップ20 μ m、電極幅120 μ mの対向する電極を300 μ m間隔で列方向に100個、行方向に100個マトリクス状に形成し、対向する該電極のおのおのをそれぞれ列方向配線、行方向配線で結線した。このとき導電性薄膜を形成できる範囲(液滴付与可能領域)は図17に示すように、120 μ m \times 120 μ mとした。

【0124】これは用いたインクジェットヘッドより付与された液滴のドット径が100 μ mであり、着弾精度が約 $\pm 5\mu$ m、ステージの送り精度が約 $\pm 5\mu$ mであることより決めた。

【0125】この基板に実施例1と同様のインクジェッ

トヘッドと溶液（酢酸パラジウム－エタノール－アミン錯体の水溶液）を用い、4分割で各々の素子部に4回ずつ液滴を付与したところ、1素子部に2秒より短い間隔で複数回の液滴が付与された場合にはドット径が大きくなり、配線に触れてドット形状が崩れてしまっている素子があった。これを配線の無い基板で実験し、ドット径を測定した結果を表1に示す。

【0126】

【表1】

付与間隔T (sec)	ドット径 (各4サンプル) (μm)			
0.4	114	110	112	110
0.6	108	110	110	114
0.8	116	110	112	108
1.0	110	114	114	108
1.2	112	108	114	110
1.4	114	108	110	112
1.6	108	106	110	106
1.8	112	108	110	110
2.0	102	100	104	102
2.2	102	100	100	100
2.4	100	102	100	100
2.6	102	100	100	100

【0127】温度23℃、湿度45%の環境で、1素子部に時間間隔Tで4回液滴を付与した際のドット径を、おのおの4素子ずつ測定した結果である。なお液滴を一回のみ付与した際のドット径は100 μm であった。この表より、付与間隔Tが2秒以上では付与された液滴のドット径は1回付与の場合とほぼ同じであった。しかし付与間隔Tが1.8秒以内の場合には、付与された液滴のドット径が1回付与の場合の径より大きくなってしまった。この結果より、付与間隔Tが1.8秒以内の場合には、前述した配線のある基板で、液滴が配線に触れる場合があり、ドット形状が崩れ、焼成後の基板内の素子抵抗分布が悪くなってしまう場合があることが推測できる。そこで、ここでは前述した配線のある基板で、付与間隔Tを2秒以上にして液滴の付与を行なうことにより、液滴が配線に触れてドット形状の崩れた素子はなく、焼成後の基板内の素子抵抗分布が均一な電子源基板が作成できた。またこの基板を用いた画像表示装置は面内の輝度分布が良好であった。

【0128】このように上述の実施例では、2×2に等分割した場合のみを示したが、用いる駆動系や基板サイズや素子領域サイズに応じて、分割のしかたは、図5に示すようにm×nの任意の分割にいかようにでも実施可能である。但し、スループットを上げることは、mやnを増やすことにより可能であるが、一素子部に複数回液

滴を付与する際には注意が必要となる。1回付与のドット径と同じ径のドットを形成するためには、温度、湿度、溶媒組成によって決まる時間間隔以上の間隔をとらなければならない。よってこの時間間隔を取れる分割数とパターンを用いて導電性薄膜の付与を行なうことが好ましい。

【0129】

【発明の効果】本発明の第1の態様によれば、電子源基板上における電子放出素子の導電性膜の形成における液滴の付与を、簡便な駆動機構を用い、短い処理時間で行なうことができる。また、液滴の付与を、簡便な駆動機構を用い、大面积に対応して行なうことができる。また、本発明の第2の態様によれば、導電性膜を形成する際の導電性膜の形状が崩れてしまうのを抑制することができる。

【0130】従って、本発明の表面伝導型電子放出素子を用いた電子源基板および画像形成装置の作製工程のスループットが向上し、低価格なものが実現可能となる。また、均一性が高く高品位な電子源、画像形成装置が提供できた。

【図面の簡単な説明】

【図1】 本発明の一実施例に係る液滴付与方法を示す概略斜視図である。

【図2】 図1のヘッドと素子部の一部の拡大図である。

【図3】 従来の単一ヘッドの液滴付与状況を示す模式図である。

【図4】 本発明の領域分割した液滴付与状況を示す模式図である。

【図5】 素子部をm×nの領域に等分割した状態を示す図である。

【図6】 本発明の実施例1で作成したマトリクス配置型の電子源基板の模式図である。

【図7】 本発明の実施例2で作成したはしご配置型の電子源基板の模式図である。

【図8】 本発明が適用される表面伝導型電子放出素子の構成を示す模式的平面図および断面図である。

【図9】 本発明に用いられるインクジェットの一例を示す構成図である。

【図10】 本発明に用いられるインクジェットの他の例を示す構成図である。

【図11】 本発明の表面伝導型電子放出素子の製造に際して採用できる通電フォーミング処理における電圧波形の一例を示す模式図である。

【図12】 本発明が適用されるマトリクス配置型の電子源基板を示す模式図である。

【図13】 本発明が適用される画像形成装置のマトリクス配線式表示パネルを示す模式図である。

【図14】 画像形成装置に用いられる蛍光膜の一例を示す模式図である。

【図15】 本発明の方法により作成された画像形成装置にNTSC方式のテレビ信号に応じて表示を行なうための駆動回路の一例を示すブロック図である。

【図16】 本発明が適用されるはしご型配線による電子源基板を示す模式図である。

【図17】 本発明が適用されるマトリクス配置型の電子源基板の液滴付与可能領域を示す図である。

【図18】 従来の液滴付与の一例を示す模式図である。

【図19】 従来の表面伝導型電子放出素子の模式的斜視図である。

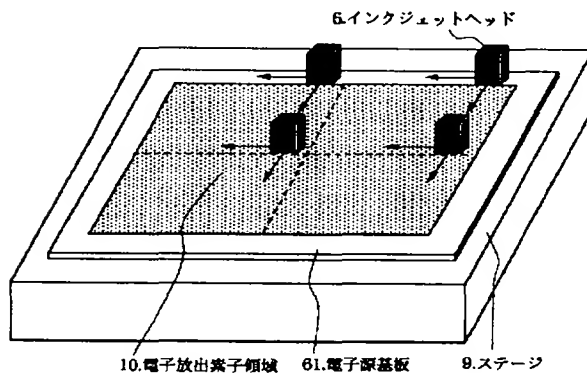
【図20】 従来の表面伝導型電子放出素子の模式的平面図である。

【符号の説明】

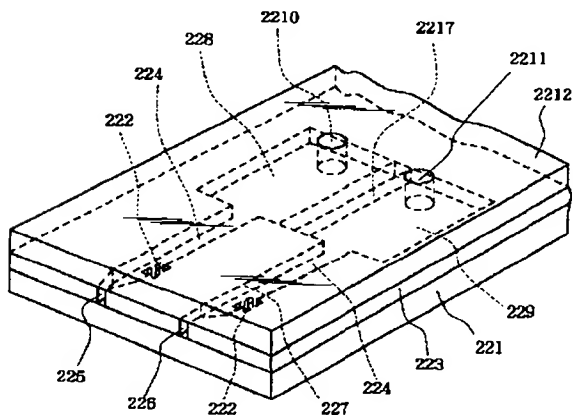
1：基板、2、3：素子電極、4：導電性薄膜、5：電子放出部、6：インクジェットヘッド、8：液滴、9：ステージ、10：電子放出素子領域、11：X方向、12：Y方向、13：X方向駆動ストローク、14：Y方向駆動ストローク、15：液滴付与可能領域、61：導

電性薄膜形成前の電子源基板、71：電子源基板、72：X方向配線、73：Y方向配線、74：表面伝導型電子放出素子、75：結線、76：導電性薄膜形成領域、81：リアプレート、82：支持棒、83：ガラス基板、84：蛍光膜、85：メタルバック、86：フェースプレート、88：外圍器、91：黒色部材、92：蛍光体、101：表示パネル、102：走査回路、103：制御回路、104：シフトレジスタ、105：ラインメモリ、106：同期信号分離回路、107：変調信号発生器、110：電子源基板、111：電子放出素子、112(D×1～D×10)：共通配線、221：基板、222：熱発生部、223：支持板、224：液流路、225：第1ノズル、226：第2ノズル、227：インク流路間隔壁、228、229：インク液室、2210、2211：インク液の供給口、2212：天井板、231：第1ノズル、232：第2ノズル、233：円筒型ピエゾ、234：フィルター、235、236：インク液供給チューブ、237：電気信号入力端子、Vx、Va：直流電圧源、Hv：高圧端子。

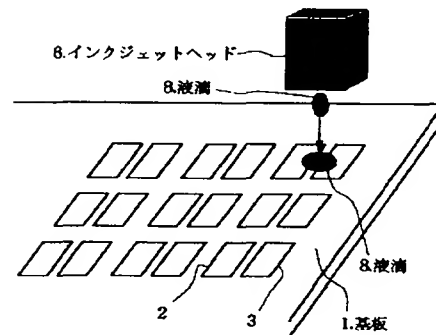
【図1】



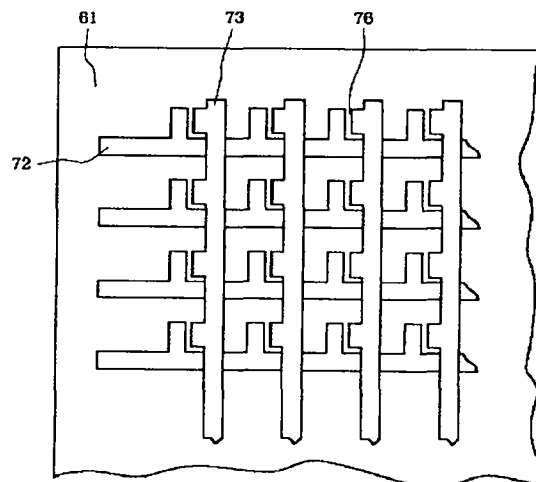
【図9】



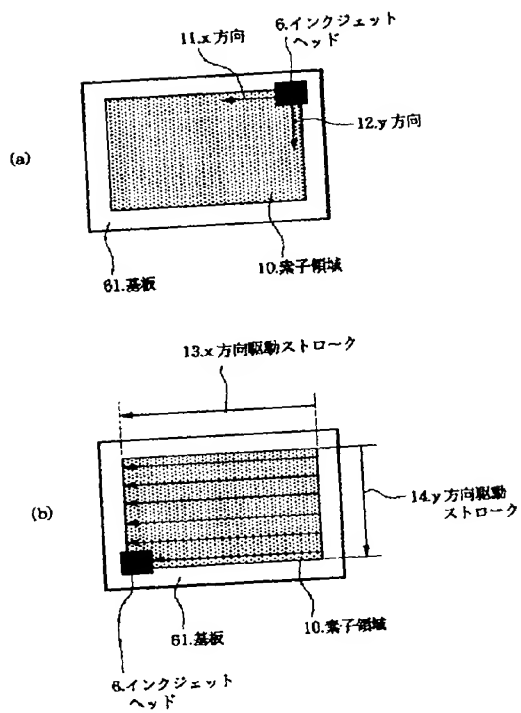
【図2】



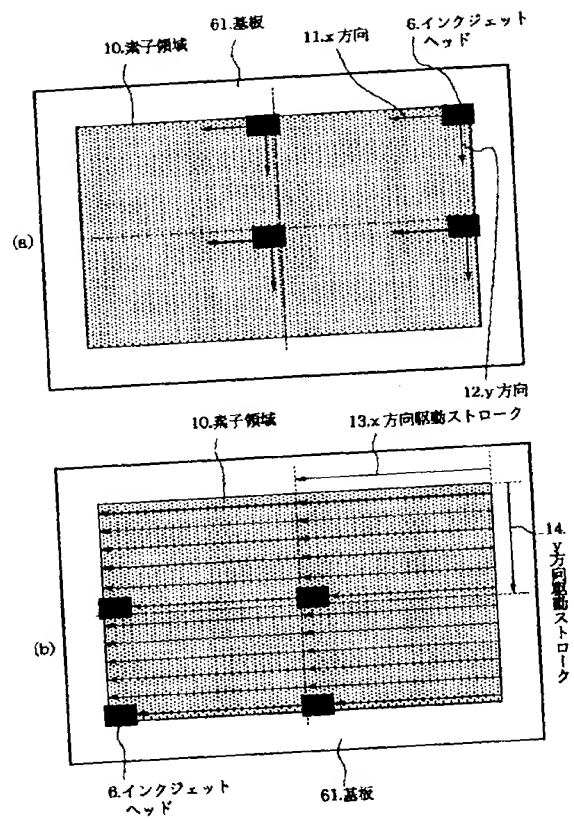
【図6】



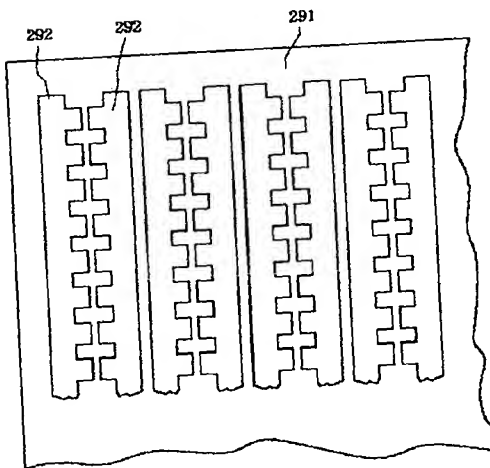
【図3】



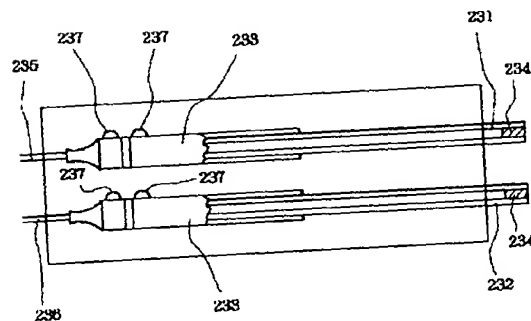
【図4】



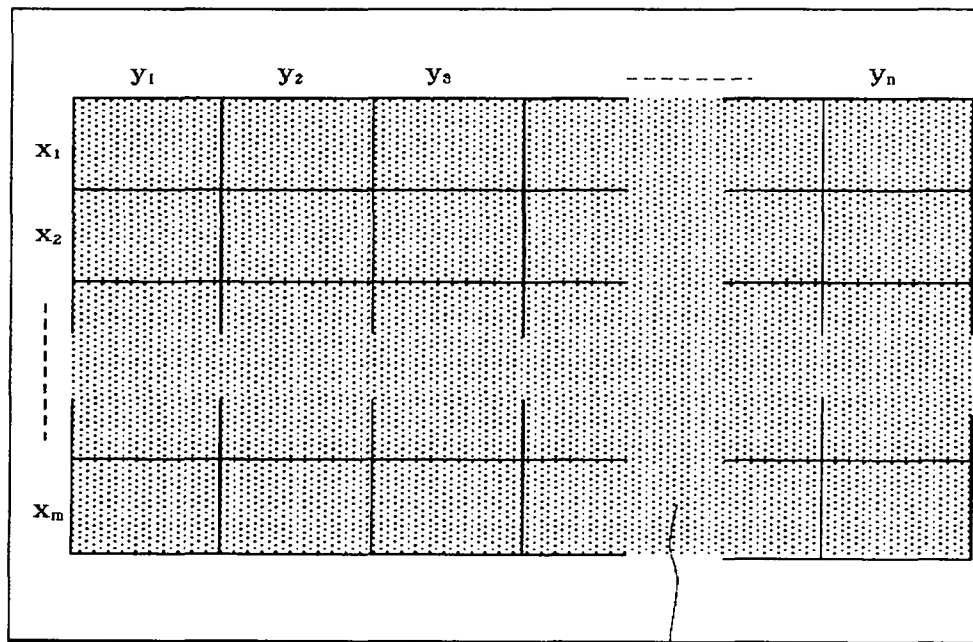
【図7】



【図10】

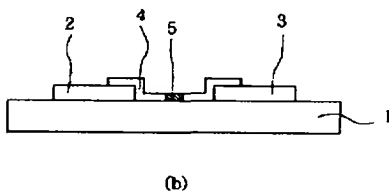
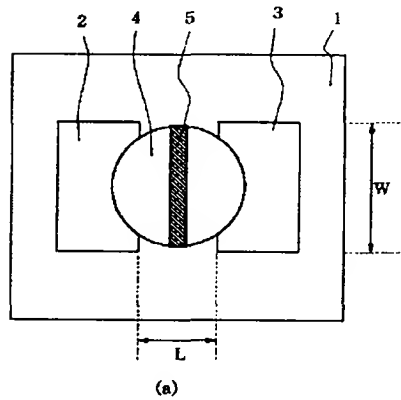


【図5】

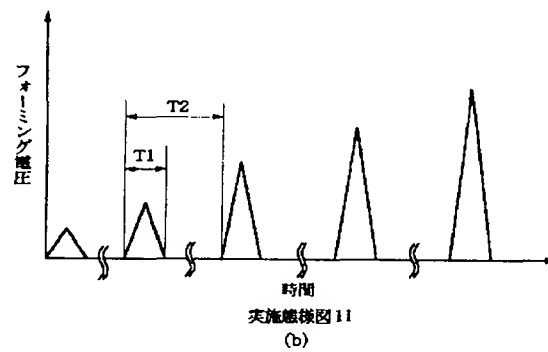
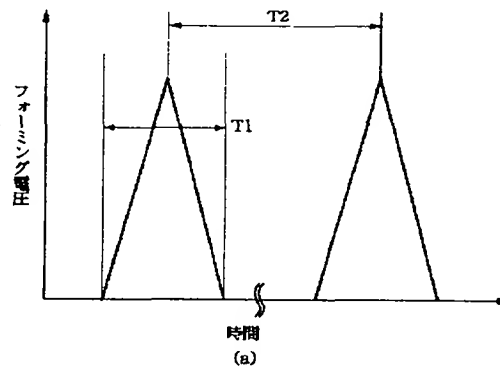


10.素子領域

【図8】

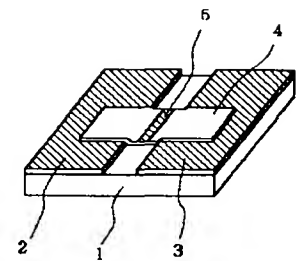


【図11】

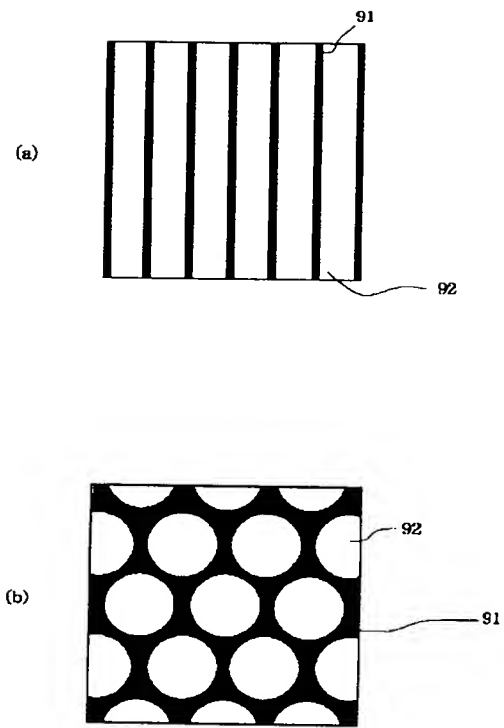


実施態様図11

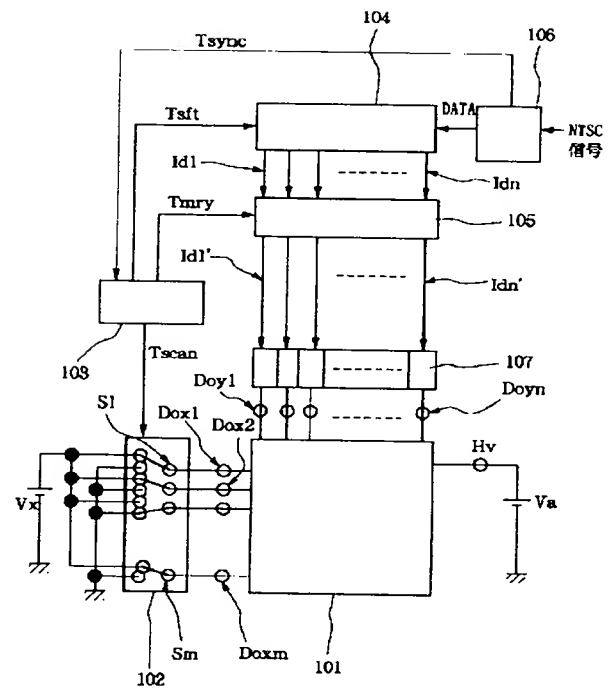
【図19】



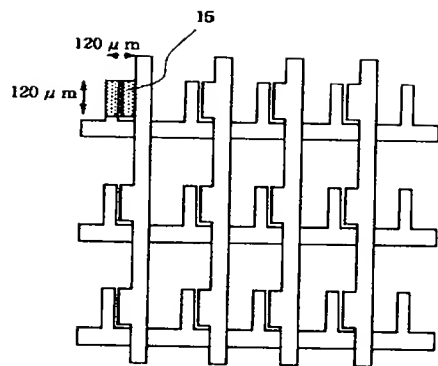
【図14】



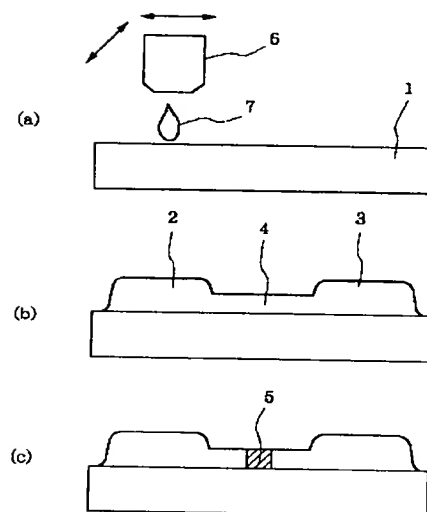
【図15】



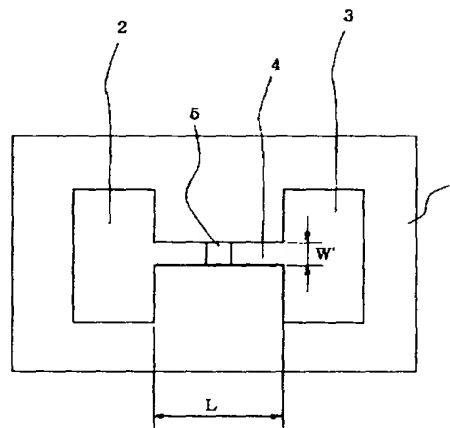
【図17】



【図18】



【図20】



フロントページの続き

(72)発明者 三道 和宏
東京都大田区下丸子3丁目30番2号キャノ
ン株式会社内